

RX32S30 数据手册

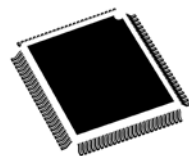
文档编号: DS00006

基于 32 位 RISC 内核专业电机微控制器

版本: V3.0

特征

- 内核：32 位 RISC 内核，最高频率 84 MHz
- 运行条件：
 - V_{DD} , V_{DDA} 电压范围：2.5 V 至 5.5 V
- 电机专用协同处理器
 - 1 个 3 通道 PID
 - 1 个 SQRT
 - 1 个 SVPWM
- 存储器
 - 64 KB Flash
 - 4 KB SRAM
- 复位和供电管理
 - 上电复位 (POR)
 - 低功耗模式：睡眠 (Sleep)、停止 (Stop)、待机 (Hold)
- 时钟管理
 - 内置经出厂调校的 21MHz 振荡器
 - 内置经出厂调校的 32KHz 振荡器
 - 4-16Mhz 晶体振荡器
- DMA 控制器
 - 3 个独立可配置通道
- 最多 40 个快速 I/O
- 1 个 1Msps 的 12 位 ADC
 - 16 通道的 ADC 输入
 - 电压转换输入范围：0V 至 AVCC



LQFP48 (7 × 7 mm)

- 运算放大器
 - 3 个可编程运算放大器 (PGA)
 - 1 个模拟运算放大器 (OPA)
- 2 个轨对轨比较器
- 4 个通信接口
 - 1 个 I²C
 - 2 个 UART
 - 1 个 SPI
- 开发支持
 - 串行线调试
- 7 个定时器
 - 1 个 16 位 5 通道高级控制定时器，有 5 通道 PWM 输出，带有死区时间生成和刹车功能
 - 1 个 24 位系统定时器
 - 4 个 16 位通用定时器
 - 1 个独立看门狗定时器
- CRC 计算单元，96 位唯一 ID

目录

1	简介	8
2	概述	9
3	功能概述	11
3.1	电机专用协同处理器	11
3.2	内置 Flash	11
3.3	内置 SRAM	11
3.4	循环冗余校验计算单元 (CRC)	11
3.5	电源管理	11
3.5.1	供电方案	11
3.5.2	上电复位 (POR)	11
3.5.3	低功耗模式	11
3.6	通用输入/输出 (GPIOs)	11
3.7	直接存储器访问控制器 (DMA)	12
3.8	模数转换器 (ADC)	12
4	引脚和引脚分布	13
4.1	LQFP48 引脚分布	13
4.2	复用功能	14
5	电气特性	18
5.1	测试条件	18
5.1.1	最小值和最大值	18
5.1.2	典型值	18
5.1.3	典型曲线	18
5.1.4	负载电容	18
5.1.5	引脚输入电压	18
5.1.6	供电方案	19
5.1.7	电流消耗测量	20
5.2	绝对最大额定值	20
5.3	工作条件	21
5.3.1	通用工作条件	21
5.3.2	上电和断电时操作条件	21
5.3.3	内置复位和电源控制模块特性	21
5.3.4	内部参考电压	22
5.3.5	供电电流特性	22
5.3.6	外部时钟源特性	23
5.3.7	内部时钟源特性	24
5.3.8	PLL 特性	25
5.3.9	存储器特性	25
5.3.10	EMC 特性	26
5.3.11	电气敏感性	26
5.3.12	IO 端口特性	27
5.3.13	NRST 引脚特性	28

5.3.14	TIM 定时器特性.....	28
5.3.15	通信接口.....	29
5.3.16	ADC 特性.....	30
5.3.17	温度传感器特性.....	31
5.3.18	OPA 特性.....	31
5.3.19	PGA 特性.....	32
5.3.20	CMP 特性.....	33
5.3.21	V _{DD15} 特性.....	33
6	封装信息.....	34
6.1	LQFP48 封装信息.....	34
7	订货代码.....	36
8	版本历史.....	37

表目录

表 4.1 复用功能 (Port A)	14
表 4.2 复用功能 (Port B)	15
表 4.3 复用功能 (Port C)	16
表 4.4 复用功能 (Port D)	17
表 5.1 电压特性	20
表 5.2 电流特性	20
表 5.3 温度特性	21
表 5.4 通用工作条件	21
表 5.5 上电和掉电时的工作条件	21
表 5.6 内置复位和电源控制块特性	21
表 5.7 内置的参照电压	22
表 5.8 待机模式下的最大电流消耗, 代码从内部 RAM 或 FLASH 运行	22
表 5.9 运行模式下的最大电流消耗, 数据处理代码从 FLASH 运行	23
表 5.10 停止模式和睡眠模式下的典型和最大电流消耗	23
表 5.11 高速外部用户时钟特性	24
表 5.12 HSE 4~16MHZ 振荡器特性 ⁽¹⁾⁽²⁾	24
表 5.13 高速内部 RC (HRC) 振荡器特性 ⁽¹⁾	24
表 5.14 低速内部 RC(LRC)振荡器特性 ⁽¹⁾	24
表 5.15 低功耗模式的唤醒时间	25
表 5.16 PLL 特性	25
表 5.17 FLASH 特性	25
表 5.18 EMS 特性	26
表 5.19 ESD 绝对最大值	26
表 5.20 电气敏感性	26
表 5.21 IO 静态特性	27
表 5.22 输出电压特性	27
表 5.23 IO 交流特性	27
表 5.24 NRST 引脚特性	28
表 5.25 TIMx 特性	28
表 5.26 I2C 接口特性 ⁽¹⁾	29
表 5.27 SCL 频率 ($f_{PCLK1} = 36\text{MHz}$, $V_{DD,I2C} = 3.3\text{V}/5\text{V}$)	29
表 5.28 SPI 特性	29
表 5.29 ADC 特性	30
表 5.30 $f_{ADC} = 14\text{MHz}$ 时的最大 R_{AIN}	31
表 5.31 ADC 精度-限制测试条件	31
表 5.32 温度传感器特性	31
表 5.33 OPA 特性	31
表 5.34 PGA 特性	32
表 5.35 CMP 特性	33
表 5.36 V_{DD15} 特性	33
表 6.1 LQFP48 机械数据	34

表 8.1 版本历史	37
------------------	----

图目录

图 2.1 RX32S30 架构图	10
图 4.1 RX32S30 LQFP48 引脚图	13
图 5.1 引脚的负载情况	18
图 5.2 引脚输入电压	19
图 5.3 供电方案	19
图 5.4 电流功耗测量方案	20
图 6.1 LQFP48 轮廓图	34

1 简介

本数据手册提供 RX32S30 的订购信息和固有特性。

本文档应与参考手册“RX32S30_Reference_Manual”一起阅读。本数据手册和参考手册均可从睿兴官网 www.rxtek-icore.com 获得。

2 概述

RX32S30 系列采用 32 位 RISC 内核，最高运行频率为 84Mhz。

该系列内置高速存储器（64KB 的 Flash、4KB 的 SRAM），以及丰富的增强 I/O 引脚，连接到 1 条 APB 总线，1 条 AHB 总线。

该系列内置电机专用协同处理器，包括 1 个 3 通道 PID、1 个 SQRT、1 个 SVPWM、1 个 CORDIC。

该系列内置 1 个 ADC（1Msps），2 个比较器（CMP），3 个可编程运算放大器（PGA），1 个模拟运算放大器（OPA），1 个电机专用的 16 位高级定时器，4 个通用 16 位定时器。

该系列具有丰富通信接口：

- 1 个 I2C
- 2 个 UART
- 1 个 SPI

该系列可以在-40 至+85°C 的温度范围内工作，供电电压 2.5 至 5.5 V。

RX32S30 系列提供 48 引脚 1 个封装。

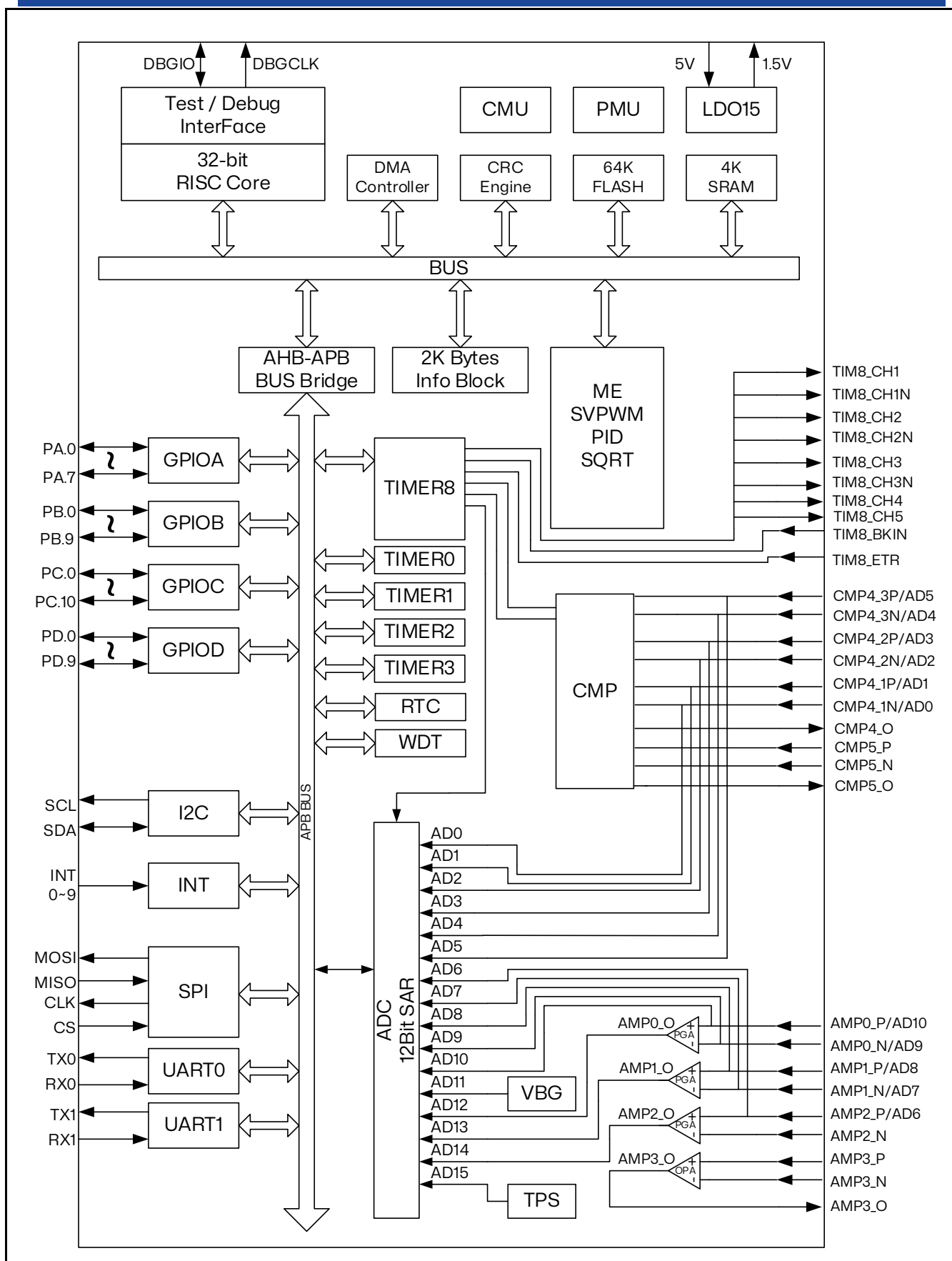


图 2.1 RX32S30 架构图

3 功能概述

3.1 电机专用协同处理器

RX32S30 提供一个电机专用协同处理器 (ME)，该处理器包含 FOC 运算所需的运算加速单元：

- Clarke：将 3 轴向量转换成绝对坐标向量 (α - β)
- Park：将绝对坐标向量转换成 d-q 轴向量
- RevPark：将 d-q 轴向量反转回绝对坐标向量
- SVPWM：将绝对坐标向量运算出 3 路 PWM 输出值
- PID：比例积分微分运算加速器
- SQRT：平方根运算加速器

3.2 内置 Flash

RX32S30 内置 64KB 的嵌入式闪存，可用于存储程序和数据。

3.3 内置 SRAM

RX32S30 内置 4KB 的 SRAM。这些 SRAM 可以以字节 (8 位)、半字节 (16 字节) 或字 (32 位) 进行访问，这些存储器可以在没有等待周期的情况下由 CPU 或者 DMA 寻址。

3.4 循环冗余校验计算单元 (CRC)

CRC (循环冗余校验) 计算单元使用具有多项式值和大小可配置的生成器得到 CRC 计算结果。在一些应用中，基于 CRC 的技术用于验证数据传输或存储的完整性。

3.5 电源管理

3.5.1 供电方案

RX32S30 系列需要使用 2.5 V 至 5.5 V 的工作电压供电。

3.5.2 上电复位 (POR)

RX32S30 内部有完整的上电复位 (POR) 电路。当供电电压到达 2 V 时系统即能正常工作。

3.5.3 低功耗模式

RX32S30 支持三种低功耗模式，用户可以在以下模式中进行选择：

- 睡眠模式：睡眠模式下，只有 CPU 被停止。所有外设继续运行，并且 CPU 可以被中断或者事件唤醒。
- 停止模式：停止模式下，在保持 SRAM 和寄存器内容的同时，实现的功耗最低。该系列可以被任一外部中断线从停止模式中唤醒。
- 待机模式：待机模式用于实现最低的功耗，内部电压调节器被关闭，整个 1.5 V 电压域被关闭。该系列可以被外部复位 (NRST 引脚)、IWDG 复位、唤醒引脚的上升沿从待机模式中唤醒。

注意：例程库 V3.2 低功耗模式对应此新版数据手册，旧版例程库 V3.1 及以前对应旧版数据手册。

3.6 通用输入/输出 (GPIOs)

每个 GPIO 引脚都可以软件配置为输出 (推挽或开漏)、输入 (上拉、下拉或浮空) 或外设复用功

能。大多数 GPIO 引脚既可以作数字复用，也可以作模拟复用功能。

3.7 直接存储器访问控制器 (DMA)

该系列内置 1 个 DMA (Direct memory access controller)。

直接内存访问 (DMA) 用于提供外设和内存之间以及内存与内存之间的高速数据传输。数据可以通过 DMA 快速移动，而不需要任何 CPU 操作。这样可以为其他操作保留空闲的 CPU 资源。

这一个 DMA 控制器总共有 3 个通道，每个通道专门用于管理来自一个或多个外设的内存访问请求。每个控制器都有一个仲裁器来处理 DMA 请求之间的优先级。

DMA 支持：

- 3 个独立可配置的通道（请求）
 - 每个通道连接到专用的硬件 DMA 请求，每个通道也支持软件触发。
- 来自一个 DMA 的通道请求之间的优先级是软件可编程的（4 个级别：非常高、高、中、低）。
- 独立的源和目标传输大小（字节、半字、字），模拟打包和解包。源/目标地址必须与数据大小对齐。
- 3 个事件标志（DMA 块传输，DMA 传输完成和 DMA 传输错误）在一个中断请求中。
- 内存到内存传输。
- 内存到外设、外设到内存和外设到外设传输。

3.8 模数转换器(ADC)

该系列内置 1 个模数转换器，具有以下特点：

- 12 位分辨率，内置校准。
- 1 Msps 的分辨率

4 引脚和引脚分布

4.1 LQFP48 引脚分布

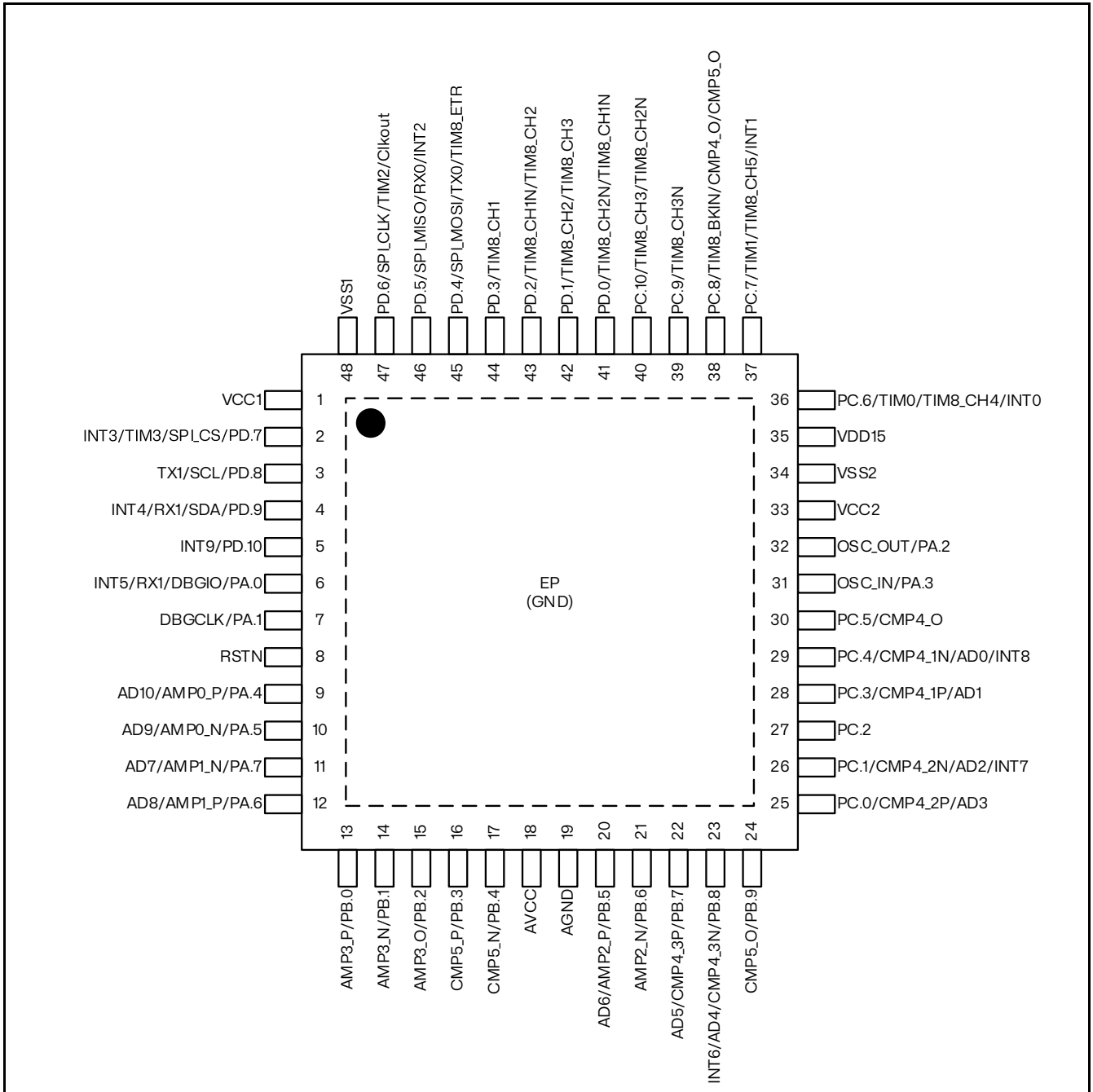


图 4.1 RX32S30 LQFP48 引脚图

4.2 复用功能

表 4.1 复用功能 (Port A)

Port		AF1	AF2	AF3
Port A	PA0	DBGIO	RX1	INT5
	PA1	DBGCLK		
	PA2	OSC_OUT		
	PA3	OSC_IN		
	PA4	AMP0_P\AD10		
	PA5	AMP0_N\AD9		
	PA6	AMP1_P\AD8		
	PA7	AMP1_N\AD7		

表 4.2 复用功能 (Port B)

Port		AF1	AF2	AF3
Port B	PB0	AMP3_P		
	PB1	AMP3_N		
	PB2	AMP3_O		
	PB3	CMP5_P		
	PB4	CMP5_N		
	PB5	AMP2_P\AD6		
	PB6	AMP2_N		
	PB7	CMP4_3P\AD5		
	PB8	CMP4_3N\AD4		INT6
	PB9	CMP5_O		

表 4.3 复用功能 (Port C)

Port		AF1	AF2	AF3
Port C	PC0	CMP4_2P\AD3		
	PC1	CMP4_2N\AD2		INT7
	PC2			
	PC3	CMP4_1P\AD1		
	PC4	CMP4_1N\AD0		INT8
	PC5	CMP4_O		
	PC6	TIM0	TIM8_CH4	INT0
	PC7	TIM1	TIM8_CH5	INT1
	PC8	TIM8_BKIN	CMP4_O	CMP5_O
	PC9	TIM8_CH3N		
	PC10	TIM8_CH3	TIM8_CH2N	

表 4.4 复用功能 (Port D)

Port		AF1	AF2	AF3
Port D	PD0	TIM8_CH2N	TIM8_CH1N	
	PD1	TIM8_CH2	TIM8_CH3	
	PD2	TIM8_CH1N	TIM8_CH2	
	PD3	TIM8_CH1		
	PD4	SPI_MOSI	TX0	TIM8_ETR
	PD5	SPI_MISO	RX0	INT2
	PD6	SPI_CLK	TIM2	ClockOut
	PD7	SPI_CS	TIM3	INT3
	PD8	SCL	TX1	
	PD9	SDA	RX1	INT4
	PD10			INT9

5 电气特性

5.1 测试条件

除非特别说明，所有电压均参考 V_{SS} 。

5.1.1 最小值和最大值

除非特别说明，在生产线上通过对 100% 的产品在环境温度 $T_A = 25^\circ\text{C}$ 下执行的测试，所有最小和最大值将在最坏的环境温度、供电电压和时钟频率条件下得到保证。

在每个表格下方的注解中说明为通过综合评估、设计模拟和/或工艺特性得到的数据，不会在生产线上进行测试；在综合评估的基础上，最小和最大数值是通过样本测试后，取其平均值再加减三倍的标准分布(平均 $\pm 3\sigma$)得到。

5.1.2 典型值

除非特别说明，典型数据以 $T_A = 25^\circ\text{C}$ ， $V_{DD} = V_{DDA} = 3.3\text{V}$ 为基础。这些数据仅用于设计指导而未经测试。

典型的 ADC 精度数值是通过对一个标准的批次采样，在所有温度范围下测试得到，95% 产品的误差小于等于给出的数值(平均 $\pm 2\sigma$)。

5.1.3 典型曲线

除非特别说明，典型曲线仅用于设计指导而未经测试。

5.1.4 负载电容

用于引脚参数测量的负载情况如图 5.1 所示。

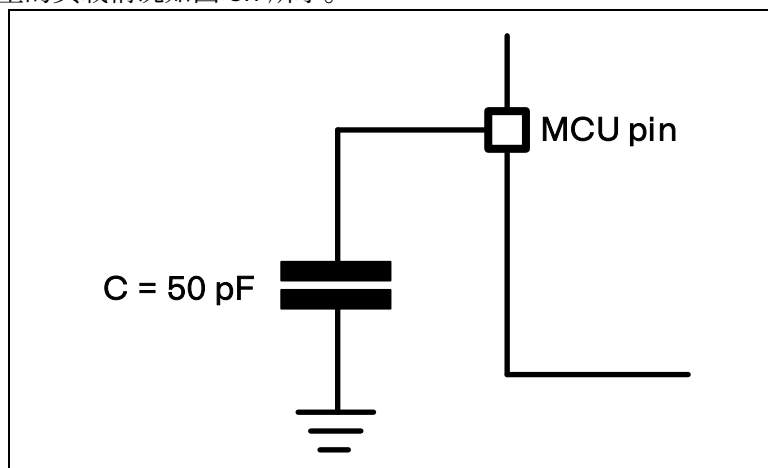


图 5.1 引脚的负载情况

5.1.5 引脚输入电压

图 5.2 描述了该器件的一个引脚上的输入电压测量。

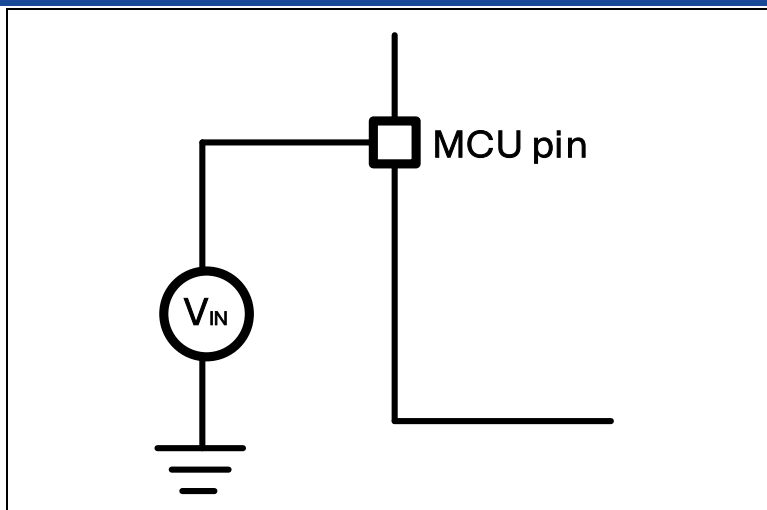


图 5.2 引脚输入电压

5.1.6 供电方案

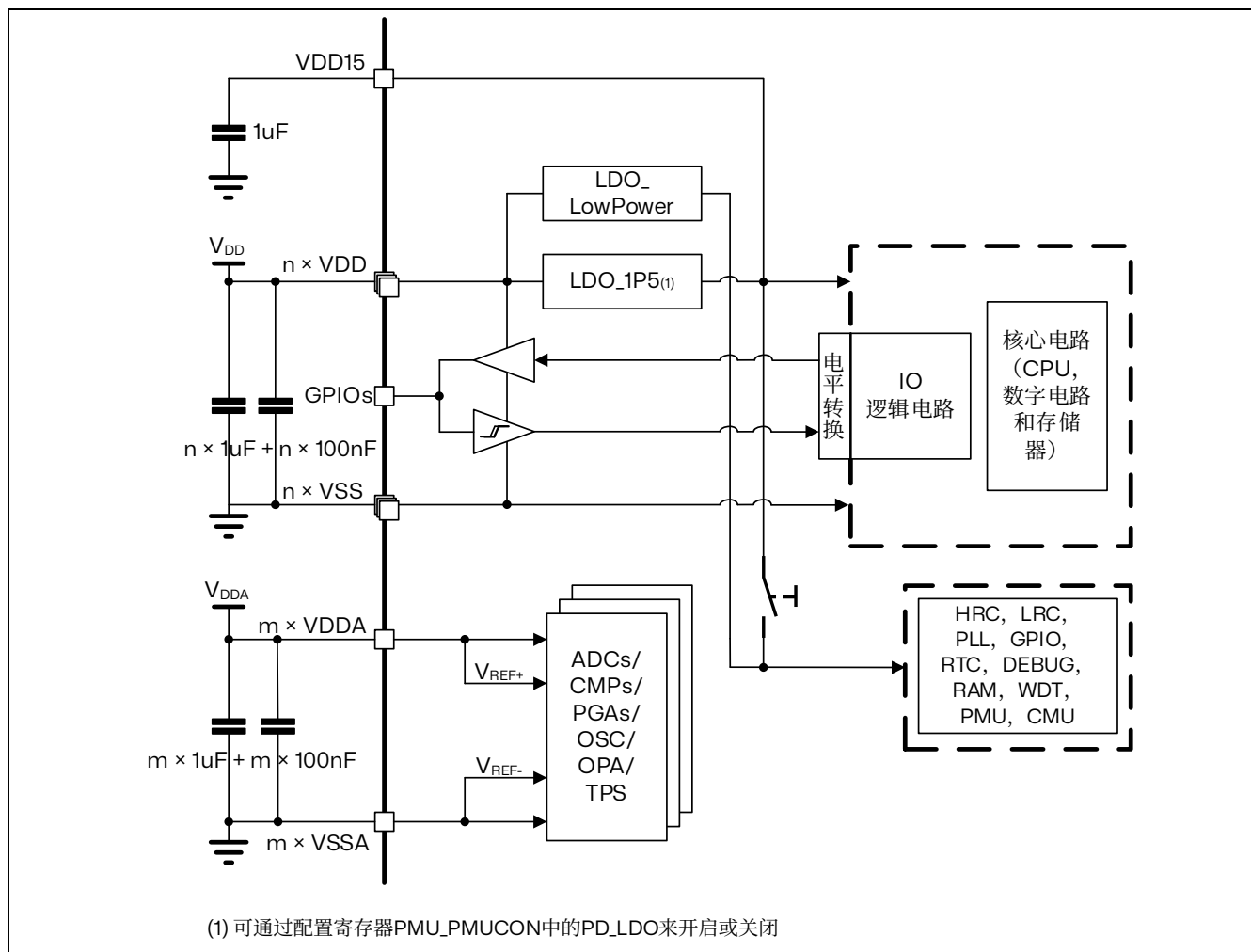


图 5.3 供电方案

注意：每个电源对 (V_{DD}/V_{SS} , V_{DDA}/V_{SSA} , V_{DD15} 等) 必须采用如上所示的滤波陶瓷电容器去耦。这些电容器必须尽可能靠近对应引脚的 PCB 底部，以确保芯片的良好功能。

5.1.7 电流消耗测量

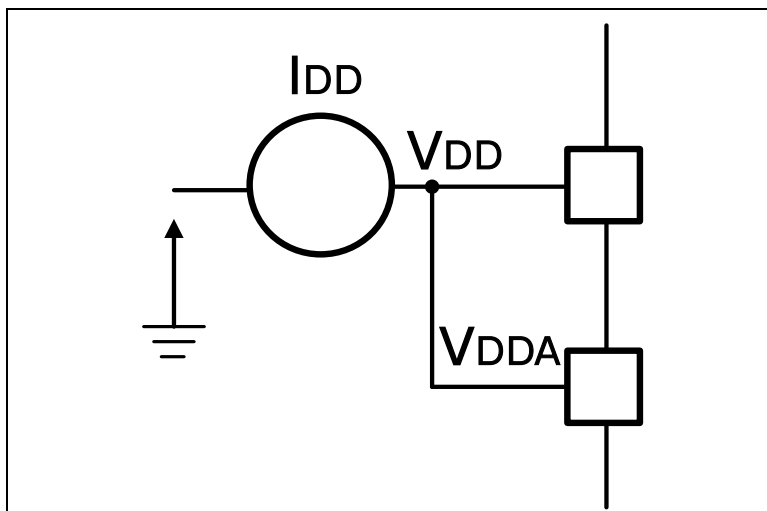


图 5.4 电流功耗测量方案

5.2 绝对最大额定值

加载在器件上的载荷如果超过本节“绝对最大额定值”中给出的值，可能会导致器件永久性地损坏。这里只是给出能承受的最大载荷，并不意味着在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 5.1 电压特性

符号	描述	最小值	最大值	单位
$V_{DD} - V_{SS}$	外部主供电电压（包含 V_{DDA} 和 V_{DD} ） ⁽¹⁾	-0.5	6.5	V
$V_{IN}^{(2)}$	在其它引脚上的输入电压	$-0.1V_{DD}$	$1.1V_{DD}$	
$ \Delta V_{DDx} $	不同供电引脚之间的电压差	-	50	mV
$ V_{SSx} - V_{SS} $	不同接地引脚之间的电压差	-	50	

- 所有的电源（ V_{DD} , V_{DDA} ）和地（ V_{SS} , V_{SSA} ）引脚必须始终连接到允许范围内的外部供电系统上。
- 必须保证 V_{IN} 不超过其最大值。最大允许注入电流值参考电流特性。

表 5.2 电流特性

符号	描述	条件	最大值	单位
I_{VDD}	经过 V_{DD}/V_{DDA} 电源线的总电流（供电电流） ⁽¹⁾	$V_{CC}=3.3V$	150	mA
		$V_{CC}=5V$	150	
I_{VSS}	经过 V_{SS} 地线的总电流（流出电流） ⁽¹⁾	$V_{CC}=3.3V$	150	
		$V_{CC}=5V$	150	
I_{IO}	任意 I/O 和控制引脚上的输出灌电流	$V_{CC}=3.3V$	15	
		$V_{CC}=5V$	15	
	任意 I/O 和控制引脚上的输出电流	$V_{CC}=3.3V$	15	
		$V_{CC}=5V$	15	

- 所有的电源（ V_{DD} , V_{DDA} ）和地（ V_{SS} , V_{SSA} ）引脚必须始终连接到允许范围内的外部供电系统上。
- 反向注入电流会干扰器件的模拟性能。

3. 这些 I/O 引脚不会有正向注入电流。当 $V_{IN} < V_{SS}$ 时，有一个反向注入电流。 $I_{IN}(PIN)$ 绝对不可以超过它的极限。最大输入电压值参考表 5.1 电压特性。
4. 当 $V_{IN} > V_{DD}$ 时，有一个正向注入电流。
5. 当几个 I/O 口同时有注入电流时， $\sum I_{IN}(PIN)$ 的最大值为正向注入电流与反向注入电流的即时绝对值之和。

表 5.3 温度特性

符号	描述	数值	单位
T_{STG}	储存温度范围	-65 到 +150	°C
T_J	最大结温度	150	°C

5.3 工作条件

5.3.1 通用工作条件

表 5.4 通用工作条件

符号	参数	条件	最小值	最大值	单位
f_{HCLK}	内部 AHB 时钟频率	-	-	84	MHz
$V_{DD}^{(1)}$	标准工作电压	-	2.5	5.5	V
$V_{DDA}^{(1)}$	模拟部分工作电压（使用 ADC 或 OPA 或 PGA 或 CMP）	必须与 $V_{DD}^{(1)}$ 相同	2.5	5.5	
P_D	功率耗散 $T_A = 105^{\circ}\text{C}^{(3)}$	LQFP48	-	363	mW
T_A	环境温度	最大/低功率耗散	-40	85	°C
T_J	结温度范围		-40	85	

1. 当使用 ADC 时，参考 ADC 特性。
2. 建议使用相同的电源为 V_{DD} 和 V_{DDA} 供电，在上电和正常操作期间， V_{DD} 和 V_{DDA} 之间最多允许有 300mV 的差别。
3. 如果 T_A 较低，只要 T_J 不超过 T_{Jmax} ，则允许更高的 P_D 数值。

5.3.2 上电和断电时操作条件

下表中给出的参数是在一般的工作条件下测试得出。

表 5.5 上电和掉电时的工作条件

符号	参数	条件 ⁽¹⁾	最小值	最大值	单位
t_{VDD}	V_{DD} 上升速率	$V_{CC}=5V$	0.8	∞	$\mu\text{s}/V$
	V_{DD} 下降速率		20	∞	

1. 除非特别说明， $V_{DD} = 3.3V/5V$ ， $T_A = -40^{\circ}\text{C}$ 到 125°C 。

5.3.3 内置复位和电源控制模块特性

下表中给出的参数是依据表 5.4 列出的环境温度下和 V_{DD} 供电电压下测试得出。

表 5.6 内置复位和电源控制块特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{PVD}	可编程的电压检测器的电平选择	$V_{CC_LVL}[1:0] = 00$ (上升沿)	2.28	2.3	2.31	V
		$V_{CC_LVL}[1:0] = 00$ (下降沿)	2.01	2.07	2.07	
		$V_{CC_LVL}[1:0] = 01$ (上升沿)	2.89	2.92	2.92	

符号	参数	条件	最小值	典型值	最大值	单位
		VCC_LVL[1:0] = 01(下降沿)	2.68	2.7	2.71	
		VCC_LVL[1:0] = 10(上升沿)	3.69	3.73	3.73	
		VCC_LVL[1:0] = 10(下降沿)	3.5	3.5	3.89	
		VCC_LVL[1:0] = 11(上升沿)	4.28	4.33	4.33	
		VCC_LVL[1:0] = 11(下降沿)	4.05	4.09	4.09	
V _{PVDhyst} ⁽¹⁾	PVD 迟滞	VCC=5V	160	240	240	mV
V _{POR/PDR}	上电/掉电复位阈值	上升沿	1.8	1.95	2.15	V
		下降沿	1.65	1.8	1.98	
V _{PDRhyst} ⁽¹⁾	PDR 迟滞	-	-	150	-	mV
T _{RSTTEMPO} ⁽¹⁾	复位持续时间	VCC=5V	1.14	2	4.4	ms

1. 产品的特性由设计保证至最小的数值 V_{POR/PDR}。
2. 由设计保证。

5.3.4 内部参考电压

下表中给出的参数是依据表 5.4 列出的环境温度下和 VDD 供电电压下测试得出。

表 5.7 内置的参照电压

符号	参数	条件	最小值	典型值	最大值	单位
V _{REFINT}	内部参考电压	-40 °C < T _A < +125 °C, V _{DD} = 3.3V/5V	1.18	1.2	1.24	V
T _{Svrefint} ⁽¹⁾	当读出内部参考电压时, ADC 的采样时间	TA=25 °C, 3.3V ≤ V _{DD} ≤ 5V	-	-	512	us
V _{REFINT} ⁽²⁾	温度范围内的内部参考电压分布	-40 °C < T _A < +125 °C, V _{DD} = 3.3V/5V	-	-	15	mV
T _{COEFF} ⁽²⁾	温度系数	-40 °C < T _A < +125 °C	-	-	100	ppm/°C

1. 最短的采样时间是通过应用中的多次循环得到。
2. 由设计保证。

5.3.5 供电电流特性

电流消耗是多种参数和因素的综合指标, 这些参数和因素包括工作电压、环境温度、I/O 引脚的负载、产品的软件配置、工作频率、I/O 脚的翻转速率、程序在存储器中的位置以及执行的代码等。

电流消耗的测量方法说明如图 5.4 所示。

表 5.8 待机模式下的最大电流消耗, 代码从内部 RAM 或 FLASH 运行

符号	参数	条件	f _{HCLK}	最小值	典型值	最大值 ⁽¹⁾			单位
				T _A =-40°C	T _A =25°C	T _A =85°C	T _A =105°C	T _A =125°C	
I _{DD}	待机模式	-40 °C < T _A < +125 °C, V _{DD} =3.3V	32KHz	1.7	2.5	7	12.5	25	uA

符号	参 数 式 下 供 电 电 流	条件	f_{HCLK}	最小值	典型值	最大值 ⁽¹⁾			单 位
				$T_A = -40^{\circ}\text{C}$	$T_A = 25^{\circ}\text{C}$	$T_A = 85^{\circ}\text{C}$	$T_A = 105^{\circ}\text{C}$	$T_A = 125^{\circ}\text{C}$	
		$-40^{\circ}\text{C} < T_A < +125^{\circ}\text{C}$, $V_{DD} = 5\text{V}$	32KHz	2	3	7.5	14	27	

1. 由综合评估保证。
2. 外部时钟是 8 Mhz, 当 $f_{HCLK} > 8 \text{ Mhz}$ 时, PLL 打开。

表 5.9 运行模式下的最大电流消耗, 数据处理代码从 FLASH 运行

符号	参数	条件	f_{HCLK}	最大值 ⁽¹⁾	单位
				$T_A = 125^{\circ}\text{C}$	
I_{DD}	运行模式下 供电电流	VCC=3.3V, 外部时钟 ⁽²⁾ , 全部外设使能	80MHz	49.5	mA
		VCC=3.3V, 外部时钟 ⁽²⁾ , 全部外设不使能	80MHz	20	
		VCC=5V, 外部时钟 ⁽²⁾ , 全部外设使能	80MHz	52.5	
		VCC=5V, 外部时钟 ⁽²⁾ , 全部外设不使能	80MHz	24	

1. 基于综合评估, 并在生产中测试。
2. 外部时钟是 8 Mhz, 当 $f_{HCLK} > 8 \text{ Mhz}$ 时, PLL 打开。

表 5.10 停止模式和睡眠模式下的典型和最大电流消耗

符号	参 数	条件	f_{HCLK}	最小值	典型值 ⁽¹⁾	最大值			单 位
				$T_A = -40^{\circ}\text{C}$	$T_A = 25^{\circ}\text{C}$	$T_A = 85^{\circ}\text{C}$	$T_A = 105^{\circ}\text{C}$	$T_A = 125^{\circ}\text{C}$	
I_{DD}	停止模 式下供 电电流	调压器处于运行模式, 低速 和高速内部 RC 振荡器和高 速振荡器关闭 (没有独立看 门狗)	$V_{DD} = 3.3\text{V}$	-	32	-	-	605	μA
			$V_{DD} = 5\text{V}$	-	33.5	-	-	621	
	睡眠模 式下供 电电流	$-40^{\circ}\text{C} < T_A < +125^{\circ}\text{C}$, 高速内部 RC 振荡器开启, LDO 开启	$V_{DD} = 3.3\text{V}$	32KHZ	194	213	244	276	335
			$V_{DD} = 5\text{V}$	32KHZ	196	214	247	278	339
		$-40^{\circ}\text{C} < T_A < +125^{\circ}\text{C}$, 高速内部 RC 振荡器关闭, LDO 开启	$V_{DD} = 3.3\text{V}$	32KHZ	19	31	59	88	161
			$V_{DD} = 5\text{V}$	32KHZ	20	32	60	95	163
		$-40^{\circ}\text{C} < T_A < +125^{\circ}\text{C}$, 高速内部 RC 振荡器关闭, LDO 关闭	$V_{DD} = 3.3\text{V}$	32KHZ	2.1	3.8	26	53	113
			$V_{DD} = 5\text{V}$	32KHZ	2.5	4.1	26	54	115

1. 在 $T_A = 25^{\circ}\text{C}$ 时测量典型值。
2. 由设计保证。

5.3.6 外部时钟源特性

下表中给出的特性参数是使用一个高速的外部时钟源测得。

表 5.11 高速外部用户时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{HSE_ext}	用户外部时钟频率 ⁽¹⁾	-	1	8	25	MHz
V_{HSEH}	OSC_IN 输入引脚高电平电压	-	$0.7V_{DD}$	-	V_{DD}	V
V_{HSEL}	OSC_IN 输入引脚低电平电压	-	V_{SS}	-	$0.3V_{DD}$	
$t_{w(HSE)} t_{w(HSE)}$	OSC_IN 高或低的时间 ⁽¹⁾	-	5	-	-	ns
$t_{r(HSE)} t_{f(HSE)}$	OSC_IN 上升或下降的时间 ⁽¹⁾	-	-	-	20	
$C_{in(HSE)}$	OSC_IN 输入容抗 ⁽¹⁾	-	-	5	-	pF
$Duty_{(HSE)}$	占空比	-	45	-	55	%
I_L	OSC_IN 输入漏电流	$V_{SS} \leq V_{IN} \leq V_{DD}$	-	-	± 1	μA

1. 由设计保证, 不在生产中测试。

 表 5.12 HSE 4~16MHz 振荡器特性⁽¹⁾⁽²⁾

符号	参数	条件	最小值	典型值	最大值	单位
f_{OSC_IN}	振荡器频率	-	4	8	16	MHz
R_F	反馈电阻	-	-	200	-	k Ω
C	建议的负载电容	-	-	-	20	pF
i_2	HSE 驱动电流	$V_{DD}=5V$, 4-16MHz	-	1.1	-	mA
g_m	振荡器的跨导	启动	2.4	-	11	mA/V
$t_{SU(HSE)}$	启动时间	V_{DD} 是稳定的, 4-16MHz	-	6	-	ms

1. 谐振器的特性参数由晶体/陶瓷谐振器制造商给出。

2. 由综合评估得出, 不在生产中测试。

5.3.7 内部时钟源特性

 表 5.13 高速内部 RC (HRC) 振荡器特性⁽¹⁾

符号	描述	条件	最小值	典型值	最大值	单位
f_{HRC}	频率	-	-	21	-	MHz
$Duty_{(HRC)}$	占空比	-	45	-	55	%
ACC_{HRC}	HRC 振荡器的精度	用户可用 HRCADJ 寄存器调整 ⁽²⁾	-	-	1 ⁽³⁾	
		工厂校准 ⁽³⁾⁽⁴⁾ $T_A = -40$ 到 $125^\circ C$	5.8	-	1.3	
$t_{su(HRC)}^{(4)}$	HRC 振荡器启动时间	-	-	-	7	μs
$I_{DD(HRC)}^{(4)}$	HRC 振荡器功耗	-	96	110	138	μA

 1. $V_{DD} = 3.3V$, $T_A = -40$ 到 $125^\circ C$, 除非特别说明。

2. 参考参考手册。

3. 由设计保证。

4. 由综合评估保证。

 表 5.14 低速内部 RC(LRC)振荡器特性⁽¹⁾

符号	描述	最小值	典型值	最大值	单位
$f_{LRC}^{(2)}$	频率	23	32	42	kHz

符号	描述	最小值	典型值	最大值	单位
$t_{su(LRC)}^{(3)}$	LRC 振荡器启动时间	50	70	100	μs
$I_{DD(LRC)}^{(3)}$	LRC 振荡器功耗	0.2	0.3	0.4	μA

1. $V_{DD} = 3.3V$, $T_A = -40$ 到 $125^{\circ}C$, 除非特别说明。
2. 由综合评估保证。
3. 由设计保证。

从低功耗模式唤醒时间

下表的唤醒时间是在使用 HRC 作为时钟源的情况下进行测量的。实际应用中，芯片被唤醒后的时钟源与当前运行模式有关：

睡眠或停止模式：时钟源保持与进入睡眠或停止模式前一致。

待机模式：时钟源是 HRC。

表 5.15 低功耗模式的唤醒时间

符号	描述	条件	典型值	单位
$t_{WUHOLD}^{(1)}$	从待机模式唤醒	$VCC=3.3V$	2.153	ms
		$VCC=5V$	2.16	
$t_{WUSLEEP}^{(1)}$	从睡眠模式唤醒	$VCC=3.3V$	5.875	μs
		$VCC=5V$	5.875	

1. 唤醒时间的测量是从唤醒事件开始至用户程序读取第一条指令。

5.3.8 PLL 特性

表 5.16 PLL 特性

符号	描述	最小值 ⁽¹⁾	典型值	最大值 ⁽¹⁾	单位
f_{PLL_IN}	PLL 输入时钟 ⁽²⁾	4	8	16	MHz
	PLL 输入时钟占空比	40	-	60	%
f_{PLL_OUT}	PLL 倍频输出时钟	56	-	72	MHz
t_{LOCK}	PLL 锁相时间	-	-	200	μs
Jitter	相邻周期间抖动	-	-	100	ps

1. 由设计保证。
2. 需要注意使用正确的倍频系数，从而根据 PLL 输入时钟频率使得 f_{PLL_OUT} 处于允许范围内。

5.3.9 存储器特性

表 5.17 FLASH 特性

符号	参数说明	最小值 ⁽¹⁾	典型值	最大值 ⁽¹⁾	单位
FlashSize	Flash 空间大小	-	64	-	kbytes
InfoSize	Information Block 空间大小	-	2	-	kbytes
RamSize	Ram 空间大小	-	4	-	kbytes
$T_{flashrd}$	Flash 字节读取时间	-	-	40	ns
$T_{flashwr}$	Flash 字节写时间	20	-	-	us
$T_{flashper}$	Flash 页擦除时间	2	-	-	ms

符号	参数说明	最小值 ⁽¹⁾	典型值	最大值 ⁽¹⁾	单位
T_{flashmer}	Flash 全擦除时间	10	-	-	ms
FPageSize	Code Flash 页面大小	-	1	-	kbytes/page
InPageSize	Information Block 页面大小	-	2	-	kbytes/page
Numwr	擦写次数	100K	-	-	次
T_{dat}	数据保持时间	10	-	-	years
T_{mprun}	操作温度	-40	-	85	°C
V_{ram}	RAM 数据保持电压	1.35	-	-	V

1. 由设计保证。

1. 由设计保证。

5.3.10 EMC 特性

敏感性测试是在产品的综合评估时抽样进行测试的。

功能性 EMS(电磁敏感性)

表 5.18 EMS 特性

符号	描述	条件	最大绝对值
V_{FESD}	施加到任意 I/O 脚, 从而导致功能错误的电压极限。	$V_{\text{DD}} = 5\text{V}$, $T_A = +25^\circ\text{C}$, $f_{\text{HCLK}} = 84\text{MHz}$ 。 空气放电, 符合 IEC 61000-4-2	$\pm 2000\text{V}$
V_{EFTB}	在 V_{DD} 和 V_{SS} 上通过 100pF 的电容器施加的、导致功能错误的瞬变脉冲群电压极限。	$V_{\text{DD}} = 5\text{V}$, $T_A = +25^\circ\text{C}$, $f_{\text{HCLK}} = 84\text{MHz}$ 。 符合 IEC 61000-4-4	$\pm 4000\text{V}$

5.3.11 电气敏感性

基于三个不同的测试(ESD, LU), 使用特定的测量方法, 对芯片进行强度测试以决定它的电气敏感性方面的性能。

静电放电(ESD)

静电放电(一个正的脉冲然后间隔一秒钟后一个负的脉冲)施加到所有样品的所有引脚上, 样品的大小与芯片上供电引脚数目相关。这个测试符合 JEDEC JS-001-2017/JS-002-2018 标准。

表 5.19 ESD 绝对最大值

符号	描述	条件	等级	最大值	单位
$V_{\text{ESD(HBM)}}$	静电放电电压 (人体模型)	$T_A = +25^\circ\text{C}$, 符合 JEDEC JS-001-2017	3A	± 5000	V
$V_{\text{ESD(CDM)}}$	静电放电电压 (充电设备模型)	$T_A = +25^\circ\text{C}$, 符合 JEDEC JS-002-2018	3C	± 1200	

静态门锁

表 5.20 电气敏感性

符号	描述	条件	最大值	单位
LU	静态门锁类	$T_A = +125^\circ\text{C}$, 符合 JEDEC 78E	± 200	mA

5.3.12 IO 端口特性

表 5.21 IO 静态特性

符号	描述	条件	最小值	典型值	最大值	单位
V_{IL}	标准 I/O 引脚, 输入低电平电压	$V_{DD}=3.3V$	-0.3	-	1	V
		$V_{DD}=5V$	-0.5	-	1.5	
V_{IH}	标准 I/O 引脚, 输入高电平电压	$V_{DD}=3.3V$	2.1	-	3.6	
		$V_{DD}=5V$	3.5	-	5.5	
V_{hys}	标准 I/O 施密特触发器电压迟滞 ⁽¹⁾	$V_{DD} = 3.3V$	-	0.9	-	V
		$V_{DD} = 5V$	-	1.3	-	V
I_{lkg}	输入漏电流 ⁽³⁾	$V_{IN}=V_{DD}$	-	-	± 1	μA
		$V_{IN}=0$	-	-	± 1	
R_{PU}	弱上拉等效电阻 ⁽⁴⁾	$V_{DD}=3.3V$	-	74	-	k Ω
		$V_{DD}=5V$	-	46	-	
R_{PD}	弱下拉等效电阻 ⁽⁴⁾	$V_{DD}=3.3V$	-	55	-	
		$V_{DD}=5V$	-	46	-	
C_{IO}	IO 引脚的电容	-	-	7	-	pF

1. 施密特触发器开关电平的迟滞电压。由综合评估得出, 不在生产中测试。
2. 至少 100mV。
3. 如果在相邻引脚有反向电流倒灌, 则漏电流可能高于最大值。
4. 上拉和下拉电阻是设计为一个真正的电阻串联一个可开关的 PMOS/NMOS 实现。这个 PMOS/NMOS 开关的电阻很小(约占 10%)。

表 5.22 输出电压特性

符号	描述	条件	最小值	最大值	单位
$V_{OL}^{(1)}$	输出低电平, 当 1 个引脚同时吸收电流	$V_{DD}=3.3V, I_{IO}=8mA$	-	0.1	V
		$V_{DD}=5V, I_{IO}=10mA$	-	0.3	
$V_{OH}^{(2)}$	输出高电平, 当 1 个引脚同时输出电流	$V_{DD}=3.3V, I_{IO}=8mA$	2.6	-	
		$V_{DD}=5V, I_{IO}=10mA$	4.5	-	
I_{source}	当 $V_{IO}=0.9V_{DD}$ 时, IO 推挽输出高电平	$I_{IO} = +6mA$	-	0.4	V
I_{sunk}	当 $V_{IO}=0.1V_{DD}$ 时, IO 推挽输出低电平		$V_{DD}-0.4$	-	

1. 芯片吸收的电流 I_{IO} 必须始终遵循电流特性表中给出的绝对最大额定值。
2. 芯片输出的电流 I_{IO} 必须始终遵循电流特性表中给出的绝对最大额定值, 同时 I_{IO} 的总和(所有 I/O 脚和控制脚)不能超过 I_{VDD} 。
3. 由综合评估得出。

表 5.23 IO 交流特性

符号	描述	条件	最小值	最大值	单位
$f_{max(IO)out}$	最大频率	无负载, $V_{DD}=3.3V$	-	36	MHz
		无负载, $V_{DD}=5V$		48	
		$C_L = 33pF, V_{DD} = 3.3V$		24	
		$C_L = 33pF, V_{DD} = 5V$		36	

符号	描述	条件	最小值	最大值	单位
$t_{r(IO)out}$	输出高至低电平的下降时间	无负载, $V_{DD}=3.3V$	-	7	ns
		无负载, $V_{DD}=5V$		3.5	
		$C_L = 33\text{ pF}, V_{DD} = 3.3V$		11	
		$C_L = 33\text{ pF}, V_{DD} = 5V$		9	
$t_{r(LO)out}$	输出低至高电平的上升时间	无负载, $V_{DD}=3.3V$	-	7	
		无负载, $V_{DD}=5V$		3.6	
		$C_L = 33\text{ pF}, V_{DD} = 3.3V$		15	
		$C_L = 33\text{ pF}, V_{DD} = 5V$		9	
t_{EXTIpw}	EXTI 控制器检测到外部信号的脉冲宽度	VCC=3.3V,打开滤波器 140ns	90	-	
		VCC=5V,打开滤波器 140ns	90		

1. I/O 端口的速度可以通过 $MODEx[1:0]$ 配置。
2. 由设计保证。

5.3.13 NRST 引脚特性

表 5.24 NRST 引脚特性

符号	描述	条件	最小值	典型值	最大值	单位
$V_{IL(NRST)}^{(1)}$	NRST 输入低电平电压	$V_{DD}=3.3V$	-0.3	-	0.8	V
		$V_{DD}=5V$	-0.5	-	1.1	
$V_{IH(NRST)}^{(1)}$	NRST 输入高电平电压	$V_{DD}=3.3V$	2.5	-	3.6	
		$V_{DD}=5V$	4	-	5.5	
$V_{hys(NRST)}$	NRST 施密特触发器电压迟滞 ⁽²⁾	$V_{DD}=3.3V$	-	1.8	-	kΩ
		$V_{DD}=5V$	-	2.8	-	
R_{PU}	弱上拉等效电阻	$V_{DD}=3.3V$	-	9.4	-	kΩ
		$V_{DD}=5V$	-	9	-	
$V_{F(NRST)}^{(1)}$	NRST 输入滤波脉冲	$V_{DD}=3.3V$	-	-	1.8	us
		$V_{DD}=5V$	-	-	1.1	
$V_{NF(NRST)}^{(1)}$	NRST 输入非滤波脉冲	$V_{DD}=3.3V$	1.9	-	-	
			1.2	-	-	

1. 由设计保证。
2. 上拉电阻是设计为一个真正的电阻串联一个可开关的 PMOS 实现。这个 PMOS 开关的电阻很小（约占 10%）。

5.3.14 TIM 定时器特性

表 5.25 TIMx 特性

符号	描述	条件	最小值	最大值	单位
$t_{res(TIM)}$	定时器分辨时间	-	1	-	$t_{TIMxCLK}$
		$f_{TIMxCLK} = 72\text{ MHz}$	11.9	-	ns
f_{EXT}	CH1 至 CH4 的定时器外部时钟频率	-	0	$f_{TIMxCLK}/2$	MHz
		$f_{TIMxCLK} = 72\text{ MHz}$	0	42	MHz
Res_{TIM}	定时器分辨率	-	-	16	bit

符号	描述	条件	最小值	最大值	单位
t_{counter}	当选择了内部时钟时, 16 位计数器时钟周期	-	1	65536	t_{TIMxCLK}
		$f_{\text{TIMxCLK}} = 72 \text{ MHz}$	0.0119	733	μs
$t_{\text{MAX_COUNT}}$	最大可能的计数	-	-	65536×65536	t_{TIMxCLK}
		$f_{\text{TIMxCLK}} = 72 \text{ MHz}$	-	51.1	s

1. TIMx 是一个通用的名称, 代表 TIM1-TIM4。

5.3.15 通信接口

表 5.26 I2C 接口特性⁽¹⁾

符号	描述	标准 I2C		快速 I2C		单位
		最小值	最大值	最小值	最大值	
$t_{\text{w(SCLL)}}$	SCL 低电平宽度	3.64	-	1.26	-	μs
$t_{\text{w(SCLH)}}$	SCL 高电平宽度	3.68	-	1.04	-	
$t_{\text{su(SDA)}}$	SDA 建立时间	2720	-	490	-	ns
$t_{\text{h(SDA)}}$	SDA 数据保持时间	-	1320	-	120	
$t_{\text{r(SDA)}} \quad t_{\text{r(SCL)}}$	SDA 和 SCL 上升时间	-	1200	-	600	
$t_{\text{f(SDA)}} \quad t_{\text{f(SCL)}}$	SDA 和 SCL 下降时间	-	1120	-	120	
$t_{\text{h(STA)}}$	起始条件保持时间	3.84	-	1.44	-	μs
$t_{\text{su(STA)}}$	重复起始条件建立时间	5.56	-	1.61	-	
$t_{\text{su(STO)}}$	停止条件建立时间	4.72	-	1.25	-	μs
$t_{\text{w(STO:STA)}}$	停止到起始条件时间	8.84	-	2.85	-	μs
C_{b}	单条总线负载电容	-	400	-	400	pF

1. 标准 I2C 模式。
2. 必须保证在 SCL 高电平区间 SDA 保持稳定电平。

表 5.27 SCL 频率 ($f_{\text{PCLK1}} = 36\text{MHz}$, $V_{\text{DD,I2C}} = 3.3\text{V}/5\text{V}$)

$f_{\text{SCL}}(\text{KHz})$	I2CCON_CR[9:0]数值
	$R_{\text{p}} = 4.7 \text{ k}\Omega$
400	0x019
300	0x022
200	0x033
100	0x068
50	0x0d1
20	0x20c

1. $R_{\text{p}} =$ 外部上拉电阻, $f_{\text{SCL}} =$ I2C 速度。
2. 对于 200 KHz 左右的速度, 所达到的速度的公差 $\pm 5\%$ 。对于其他速度范围, 速度公差为 $\pm 2\%$ 。这个变量取决于应用设计时采用的外部组件的准确性。

表 5.28 SPI 特性

符号	描述	条件	最小值	最大值	单位
f_{SCK}	SPI 时钟频率	主模式	-	9	MHz
$1/t_{\text{c(SCK)}}$		从模式	-	9	

符号	描述	条件	最小值	最大值	单位
$t_{r(SCK)} \quad t_{f(SCK)}$	SPI 时钟上升和下降时间	负载电容: C = 30pF	-	4	ns
Min SCK H/L	最小 SCK 高和低的宽度	主机模式/从机模式	46	-	
$t_{su(NSS)}^{(1)}$	NSS 建立时间	从模式	$4t_{PCLK}$	-	
$t_h(NSS)^{(1)}$	NSS 保持时间	从模式	$2t_{PCLK}$	-	
$t_{w(SCKH)}^{(1)}$	SCK 高和低的时间	主模式, $f_{PCLK} =$ 36MHz,presc = 4	50	60	
$t_{w(SCKL)}^{(1)}$					
$t_{su(MI)}^{(1)}$	数据输入建立时间	主模式	5	-	
$t_{su(SI)}^{(1)}$		从模式	5	-	
$t_{h(MI)}^{(1)}$	数据输入保持时间	主模式	17	-	
$t_{h(SI)}^{(1)}$		从模式	6	-	
$t_{a(SO)}^{(1)(2)}$	数据输出访问时间	从模式, $f_{PCLK} = 20MHz$	0	$3t_{PCLK}$	
$t_{dis(SO)}^{(1)(3)}$	数据输出禁止时间	从模式	$3t_{PCLK}$	$4t_{PCLK}$	
$t_{v(SO)}^{(1)}$	数据输出有效时间	从模式 (使能边沿之后)	-	25	
$t_{v(MO)}^{(1)}$	数据输出有效时间	主模式 (使能边沿之后)	-	5	
$t_h(SO)^{(1)}$	数据输出保持时间	从模式 (使能边沿之后)	4	-	
$t_h(MO)^{(1)}$		主模式 (使能边沿之后)	-1	-	

- 由综合评估得出, 不在生产中测试。
- 最小值表示驱动输出的最小时间, 最大值表示正确获得数据的最大时间。
- 最小值表示关闭输出的最小时间, 最大值表示把数据线置于高阻态的最大时间。

5.3.16 ADC 特性

表 5.29 ADC 特性

符号	描述	条件	最小值	典型值	最大值	单位
V_{DDA}	供电电压	-	2.5	-	5.5	V
V_{REF+}	正参考电压	-	-	V_{DDA}	-	V
f_{ADC}	ADC 时钟频率	-	0.5	-	14	MHz
$f_s^{(2)}$	采样速率	-	0.036	-	1	MHz
$f_{TRIG}^{(2)}$	外部触发频率	$f_{ADC} = 14MHz$	-	-	700	kHz
			-	-	20	$1/f_{ADC}$
V_{AIN}	转换电压范围	-	0	-	V_{REF+}	V
R_{AIN}	外部输入阻抗	-	-	-	100	$k\Omega$
$R_{ADC}^{(2)}$	采样开关电阻	$VDD=3.3-5V$	1	-	1.05	$k\Omega$
$C_{ADC}^{(2)}$	内部采样和保持电容	-	-	10	-	pF
$t_s^{(2)}$	采样时间	TPS 通道	64	-	-	μs
		一般通道	2	-	256	$1/f_{ADC}$
$t_{CONV}^{(2)}$	总的转换时间(包括采样时间)	-	-	-	12	$1/f_{ADC}$

- 由综合评估得出, 不在生产中测试。
- 由设计保证。
- 部分引脚封装中, V_{REF+} 在内部连接到 V_{DDA} , V_{REF-} 在内部连接到 V_{SSA0} 。
- 对于外部触发, 必须在上表列出的时延中加上一个延迟 $1/f_{PCLK20}$ 。

表 5.30 $f_{ADC} = 14\text{MHz}$ 时的最大 R_{AIN}

$T_s(\text{周期})$	$t_s(\mu\text{s})$	最大 $R_{AIN}(\text{k}\Omega)$
2	0.142	0.4
4	0.284	0.75
8	0.568	1.6
16	1.136	3.1
32	2.272	6.5
64	4.544	13
128	9.088	25.5
256	18.175	50

表 5.31 ADC 精度-限制测试条件

符号	描述	条件	典型值	单位
ET	综合偏差	$f_{\text{sys}}=84\text{MHz}$, $f_{\text{ADC}} = 14\text{MHz}$, $R_{\text{AIN}} < 10\text{k}\Omega$, $V_{\text{DDA}} = 3.3\sim 5\text{V}$, $T_A = 25^\circ\text{C}$, 测量是在 ADC 校准之后进行的。	± 25	LSB
EO	偏移误差		15	
EG	增益误差		6	
ED	微分线性误差		± 2	
EL	积分线性误差		± 5.5	

- ADC 的直流精度数值是在经过内部校准后测量的。
- ADC 精度与反向注入电流的关系：需要避免在任何标准的模拟输入引脚上注入反向电流，因为这样会显著地降低另一个模拟输入引脚上正在进行的转换精度。建议在可能产生反向注入电流的标准模拟引脚上，（引脚与地之间）增加一个肖特基二极管。
- 由设计保证。

5.3.17 温度传感器特性

表 5.32 温度传感器特性

符号	描述	条件 ⁽¹⁾	最小值	典型值	最大值	单位
T_L	V_{SENSE} 相对于温度的线性度	-	-	± 5	± 6	$^\circ\text{C}$
$A_{\text{vg_Slope}}$	平均斜率	-	3.1	3.9	4.5	$\text{mV}/^\circ\text{C}$
V_{25}	在 25°C 时的电压 (工作电压 2.5 至 5.5V)	-	0.85	1.08	1.24	V
$T_{\text{S_temp}}^{(2)(3)}$	当读取温度时，ADC 采样时间	-	1.5	4.5	8.6	μs

- 除非另有说明， $V_{\text{DD}} = 3.3\text{V}/5\text{V}$, $T_A = -40$ 到 125°C 。
- 由设计保证。
- 最短的采样时间可以由应用程序通过多次循环决定。

5.3.18 OPA 特性

表 5.33 OPA 特性

符号	描述	条件	最小值	典型值	最大值	单位
V_{DD5}	电源电压	-	2.5	3.3	5.5	V
I_{CC}	工作电流	单位增益电路, $V_{\text{CC}}=3.3\text{V}$	650	680	700	μA
		单位增益电路, $V_{\text{CC}}=5\text{V}$				
CMIR	共模输入范围	-	0	-	V_{DD5}	V
$V_{\text{os(IN)}}$	输入失调电压	$V_{\text{CC}}=3.3/5\text{V}$	-	6	-	mV

符号	描述	条件	最小值	典型值	最大值	单位
AV ⁽¹⁾	开环增益	C _{LOAD} =25pF, R _{LOAD} =4K	73	80	89	dB
		C _{LOAD} =25pF, R _{LOAD} =10K	77	84	94	
GBW ⁽¹⁾	单位增益带宽	C _{LOAD} =25pF, R _{LOAD} =4K	12	18	-	MHz
PM ⁽¹⁾	相位裕度	C _{LOAD} =25pF, R _{LOAD} =4K	55	80	86	degree
SR	压摆率	C _{LOAD} =25pF, R _{LOAD} =4K, VCC=3.3V	7	8	10	V/usec
		C _{LOAD} =25pF, R _{LOAD} =4K, VCC=5V				
T _{wakeup} ⁽¹⁾	唤醒时间 0.1%精度(单位增益电路)	C _{LOAD} =25pF, R _{LOAD} =4K 电流源唤醒, OPA 唤醒	-	3.6	-	us
		C _{LOAD} =25pF, R _{LOAD} =4K 电流源就绪, OPA 唤醒	0.14	0.17	0.45	
R _{LOAD}	电阻性负载	-	4	-	-	KΩ
C _{LOAD}	电容性负载	-	-	25	50	pF
V _{OHSAT} ⁽²⁾	高饱和输出电压	R _{LOAD} =4K, 输入 V _{DD5}	V _{DD} -0.4	-	-	V
V _{OLSAT} ⁽²⁾	低饱和输出电压	R _{LOAD} =4K, 输入 0V	-	-	0.4	
eN ⁽¹⁾	电压噪声密度	0.1Hz 到 10GHz C _{LOAD} =25pF, R _{LOAD} =4K	-	468	-	nV/sqrt(Hz)

1. 由设计保证。
2. 由综合评估得出。

5.3.19 PGA 特性

表 5.34 PGA 特性

符号	描述	条件	最小值	典型值	最大值	单位
V _{DD5}	供电电压	-	2.5	3.3	5.5	V
I _{CC}	工作电流	单位增益电路, VCC=5V	0.9	0.97	1.3	mA
CMIR	共模输入范围	-	0	-	V _{DDA}	V
V _{OLR}	输出范围	-	V _{SS} +0.2	-	V _{DD} -0.2	V
R _{INDIF} ⁽¹⁾	差分输入阻抗	-	1	-	24.5	KΩ
T _{ST} ⁽¹⁾	稳定时间	与最终值相差 1% (C _{LOAD} =10pF)	116	142	179	ns
Av	放大倍数	-	-	2	-	V/V
			-	4	-	
			-	8	-	
			-	16	-	
PGA gain error*	PGA 增益误差	VCC=3.3V, Gain=2	-2	-	+2	%
		VCC=3.3V, Gain=4	-5		+2	
		VCC=3.3V, Gain=8	-6		+3	
		VCC=3.3V, Gain=16	-8		+3	
		VCC=5V, Gain=2	-2		+1	

符号	描述	条件	最小值	典型值	最大值	单位
		VCC=5V, Gain=4	-4		+1	
		VCC=5V, Gain=8	-4		+2	
		VCC=5V, Gain=16	-6		+2	

1. 由设计保证。
2. R2 是 OPAMP 输出和 OPAMP 反向输入之间的内部电阻。R1 是 OPAMP 反向输入和接地之间的内部电阻。PGA 增益为 $1+R2/R1$ 。

5.3.20 CMP 特性

表 5.35 CMP 特性

符号	描述	条件	最小值	典型值	最大值	单位
V _{DD5}	模拟供电电压	-	2.5	3.3	5.5	V
I _{CC} ⁽¹⁾	工作电流	V _{DD} =5V, 极低速率	-	26	-	uA
		V _{DD} =5V, 低速率	-	38	-	
		V _{DD} =5V, 中等速率	-	60	-	
		V _{DD} =5V, 高速率	-	100	-	
V _{TH}	阈值电压	V _{TH} [3:0]	-	V _{DD} /2	-	V
V _{OS}	输入补偿电压	-	-10	-	10	mV
T _{res}	V _{CM} =V _{DD} /2	高速率 V(INP)-V(INN)=100mV	151	191	244	ns
		高速率 V(INP)-V(INN)=-100mV	147	188	227	
		中等速率 V(INP)-V(INN)=100mV	183	230	276	
		中等速率 V(INP)-V(INN)=-100mV	175	220	264	
		低速率 V(INP)-V(INN)=100mV	243	290	341	
		低速率 V(INP)-V(INN)=-100mV	243	279	321	
		极低速率 V(INP)-V(INN)=100mV	372	412	490	
		极低速率 V(INP)-V(INN)=-100mV	369	430	474	
V _{HY(rise)}	信号迟滞	极低速率	-	0	-	mV
		低速率	4	5	7.5	
		中等速率	9	10	14	
		高速率	14	20	26	

1. 由设计保证。
2. 参考表格内部参考电压。
3. 由综合评估得出。
4. 典型值是全部比较器传播延迟的平均值。

5.3.21 V_{DD15} 特性

表 5.36 V_{DD15} 特性

符号	参数	测试条件	最小值	典型值	最大值	单位
V _{DD15}	-	-40°C < T _A < +125°C, V _{DD} =3.3V/5V	1.49	1.5	1.56	V
			1.49	1.5	1.56	
		3.3 < VCC < 5.5, 负载 40mA	1.465	-	-	
I _{VDD15}	V _{DD15} 负载电流	-40°C < T _A < +125°C	-	-	40	mA

6 封装信息

6.1 LQFP48 封装信息

LQFP 是 48 引脚，7 * 7mm 的薄型四方扁平式封装。

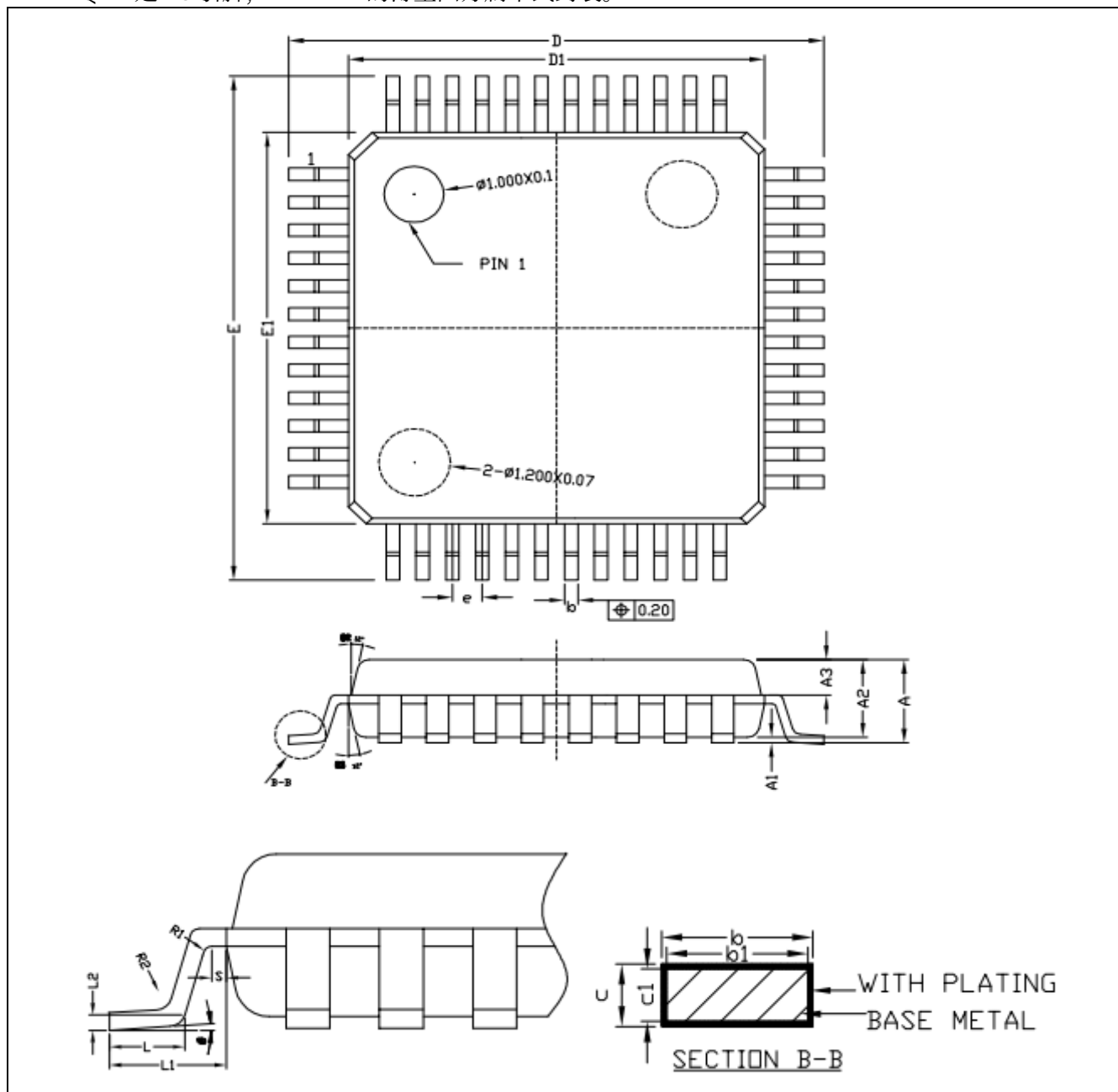


图 6.1 LQFP48 轮廓图

表 6.1 LQFP48 机械数据

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A	-	-	1.60
A1	0.05	-	0.15
A2	1.35	1.40	1.45

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A3	0.59	0.64	0.69
b	0.18	-	0.26
c	0.13	-	0.18
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
e	0.50BSC		
L	0.45	-	0.75
L1	1.00REF		
R1	0.08	-	-
R2	0.08	-	0.20
S	0.20	-	-
θ	0°	3.5°	7°
$\theta 1$	0°	-	-
$\theta 2$	11°	12°	13°
$\theta 3$	11°	12°	13°

7 订货代码

举例	RX32	S	30	C	8	T	6
芯片系列	RX32 = 基于 RISC 内核的 32 位微控制器						
芯片类型							
S = 电机专用							
30 = RX32S30x8							
引脚数	C = 48 pin						
Flash							
8 = 64 Kbyte							
封装	T = LQFP						
温度范围							
6 = -40 到+85°C							

8 版本历史

表 8.1 版本历史

日期	版本	更改内容
2026/9/22	V3.0	新版